

특 2000-0020855

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)(51) Int. Cl.<sup>6</sup>  
G02F 1/136(11) 공개번호 특 2000-0020855  
(43) 공개일자 2000년 04월 15일

(21) 출원번호	10-1998-0039645
(22) 출원일자	1998년 09월 24일
(71) 출원인	삼성전자 주식회사 윤종용
(72) 발명자	경기도 수원시 팔달구 매단3동 416 송준호
(74) 대리인	경기도 수원시 팔달구 우만2동 선경마파트 103동 505호 김원호, 김원근

설명구 : 있음

## (54) 액정 표시 장치 및 그 제조 방법

## 요약

기판 위에 게이트선, 게이트 전극, 게이트 패드, 게이트선 연결부를 포함하는 게이트 배선과 공통 배선을 형성하고, 게이트 배선과 공통 배선 위에 게이트 절연막을 형성한다. 게이트 전극 위의 게이트 절연막 위에는 반도체층, 저항 접촉층 및 광차단막을 형성하고, 게이트 절연막을 패터닝 하여 게이트 패드 및 게이트선 연결부를 노출시킨다. 다음, 그 위에 제1 도전층을 적층하고 패터닝 하여 소스 및 드레인 전극, 데이터선, 데이터 패드, 데이터선 연결부를 포함하는 데이터 배선, 화소 전극 및 제1 용장 게이트 패드를 형성하고, 이어 제2 도전층을 적층하고 패터닝 하여 광차단막과 중첩하는 용장 데이터선, 용장 데이터 패드 및 제2 용장 게이트 패드를 형성한다. 이 때 데이터 배선과 화소 전극의 두께는 1,000Å 미하로 하는 것이 좋다. 용장 데이터 배선, 데이터 배선 및 화소 전극 위에 보호막을 형성하고, 보호막을 패터닝 하여 용장 데이터 패드 및 제2 용장 게이트 패드를 노출시킨다. 여기서, 용장 데이터 배선 및 제2 용장 게이트 패드를 ITO로 이루어진 하부막과 물리브лен, 물리브лен 합금 혹은 알루미늄, 알루미늄 합금으로 이루어진 상부막의 이중막으로 형성하며, 패드부에는 하부의 ITO막을 노출시켜 드라이버 접적회로 실장시 접촉 신뢰도를 향상시킨다.

## 도표도

## 도2

## 명세서

## 도면의 간접적 설명

도 1은 본 발명의 실시예에 따른 액정 표시 장치용 기판 전체의 배치도이고,

도 2는 본 발명의 실시예에 따른 액정 표시 장치용 기판의 단위 화소와 게이트 및 데이터 패드부를 나타낸 배치도이고,

도 3 내지 도 6은 각각 도 2의 III - III', IV - IV', V - V', VI - VI' 선을 따라 도시한 단면도이고,

도 7은 본 발명의 실시예에 따른 액정 표시 장치의 게이트선 연결부를 나타낸 단면도이고,

도 8a 내지 도 11e는 본 발명의 실시예에 따른 액정 표시 장치의 제조 과정을 나타내는 단면도이다.

## 발명의 상세한 설명

## 발명의 목적

## 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치 및 그 제조 방법에 관한 것으로서, 특히 수평 전계의 인가를 위한 전극 구조 및 전계인가 수단인 박막 트랜지스터를 갖는 액정 표시 장치 및 그 제조 방법에 관한 것이다.

수평 전계에 의한 액정 구동 방식으로서 종래 기술은 미국 특허 제5,598,285호에 나타나 있다.

그러나, 삼기 미국 특허 제5,598,285에서 제시된 액정 표시 장치는 수평 전계를 인가하기 위한 두 전극, 즉 공통 전극과 화소 전극의 단차에 의하여 전극 위에 형성되는 배향막을 러빙하는 공정에서 러빙이 불균일하여 단차부에서 빛이 나는 문제점이 발생하고 있다.

이러한 문제점을 해결하기 위하여, 관련 출원으로서 본 출원인의 한국 특허출원 제97-61456호에 화소 전극을 얇은 금속층으로 형성하여 단차를 줄이는 방법이 제시되어 있다.

한편, 미국 특허 제5,598,285에서 제시된 액정 표시 장치는 수평 전계를 형성하기 위한 두 전극이 모두 한쪽 기판에 형성되어 있어 외부에서 유입되는 정전기에 취약한 구조를 가지고 있고, 이에 따라 스위칭 소자인 박막 트랜지스터가 정전기에 의하여 파괴되는 현상이 발생되는 문제점이 있다.

이를 해결하기 위해서는 게이트 배선과 데이터 배선을 공통 충에는 전기적으로 단락시키고 제품의 완성 단계에서 분리하는 방법이 사용되고 있으나, 이 경우 배선을 서로 연결하는 공정이 추가되어 공정의 수가 증가되는 문제점이 있다.

또한, 화소 전극에 전압을 인가하는 데이터선과 공통 전극 사이에 커플링 효과(coupling effect)가 발생하여 빛이 누설되고, 이로 인하여 크로스 토크(cross talk)가 발생하는 문제점이 있다.

### **발명의 이루고자 하는 기술적 목적**

본 발명의 과제는 수평 전계 구동 방식의 액정 표시 장치에서 빛샘 현상을 제거하는 것이다.

본 발명의 다른 과제는 정전기에 의한 박막 트랜지스터의 파괴를 줄이는 것이다.

본 발명의 또다른 과제는 수평 전계 구동 방식의 액정 표시 장치의 공정을 단순화하는 것이다.

본 발명의 또다른 과제는 배선의 단선을 줄이는 것이다.

본 발명의 또다른 과제는 구동 드라이버의 실장시 접촉력을 강화하여 실장 신뢰성을 향상시키는 것이다.

### **발명의 구성 및 작용**

위와 같은 기술적 과제를 해결하기 위하여, 본 발명에서는 기판 위에 게이트선, 게이트 전극, 게이트 패드, 게이트선 연결부를 포함하는 게이트 배선과 공통 배선을 형성하고, 게이트 배선과 공통 배선 위에 게이트 절연막을 형성한다. 게이트 전극 위의 게이트 절연막 위에는 반도체층과 저항 전족층 및 화소 영역의 경계에 광차단막을 형성하고, 게이트 절연막을 쇠각하여 게이트 패드 및 게이트 연결부를 노출시킨다. 이어, 제1 도전층으로 소스 및 드레인 전극, 게이트선과 화소 영역을 정의하며 광차단막과 중첩하는 데이터선, 데이터 패드, 데이터선 연결부를 포함하는 데이터 배선, 드레인 전극과 연결되어 있는 화소 전극 및 게이트 패드와 연결되는 제1 용장 게이트 패드를 형성하고, 제2 도전층으로 용장(redundancy) 데이터선, 용장 데이터 패드, 용장 데이터선 연결부를 포함하는 용장 데이터 배선과 제2 용장 게이트 패드를 형성한다. 이어, 보호막을 형성하고, 보호막을 패터닝 하여 제2 용장 게이트 패드 및 용장 데이터 패드를 노출시킨다. 여기서, 제1 및 제2 용장 게이트 패드는 게이트 절연막에 형성된 접촉창을 통해 게이트 패드와 전기적으로 연결되어 있으며, 데이터선 연결부 및 용장 데이터선 연결부는 게이트 절연막에 형성된 접촉창을 통하여 게이트선 연결부와 데이터선 연결부 및 데이터 배선을 서로 단락시킨다.

기판을 완성한 후 배향막 인쇄 및 러빙 등 통상의 제조 공정을 거친 다음 기판의 가장자리를 절단하여 게이트선 연결부와 데이터선 및 용장 데이터선 연결부를 제거한다.

화소 전극은 제1 도전층을 이용하여 데이터 배선을 형성하는 과정에서 형성하는 대신 제2 도전층을 이용하여 용장 데이터 배선을 형성하는 과정에서 형성될 수도 있으며, 화소 전극의 두께는 1,000 Å 이하로 하는 것이 좋다.

이제 본 발명의 실시예에 대하여 첨부한 도면을 참고로 하여 상세히 설명한다.

먼저 본 발명의 실시예에 따른 액정 표시 장치 기판의 구조에 대해 설명한다. 도 1은 본 발명의 실시예에 따른 액정 표시 장치의 전체 구성을 간략히 나타낸 배치도이다.

도 1에 나타난 바와 같이, 기판(100) 위에 가로 방향으로 다수의 게이트선(20)이 형성되어 있고, 게이트선(20)과 평행하게 다수의 공통 전극선(10)이 형성되어 있다. 게이트선(20)의 끝에는 게이트 드라이버와 연결되는 게이트 패드(22)가 형성되어 있으며 게이트 패드(22)는 게이트선 연결부(24)에 의해 모두 연결되어 있다. 세로 방향으로는 다수의 데이터선(60)이 게이트선(20) 및 공통 전극선(10)과 절연되어 교차하도록 형성되어 있으며 데이터선(60)의 끝 부분에는 데이터 드라이버와 연결되는 데이터 패드(63)가 형성되어 있으며 데이터 패드(63)도 역시 데이터선 연결부(64)에 의해 서로 연결되어 있다. 게이트선 연결부(24)와 데이터선 연결부(64)는 서로 저항을 사이에 두고 연결되어 기판 전체의 게이트선(20)과 데이터선(60)이 모두 연결되어(24, 64)에 의해 단락되도록 되어 있다. 이렇게 배선들을 모두 연결하는 것은 액정 표시 장치 기판의 제조 과정에서 발생하는 정전기를 효과적으로 분산시켜 박막 트랜지스터를 보호하기 위한 것으로, 액정 표시 장치 기판이 완성되면 도면상에 점선으로 표시된 절단선(200)을 따라 패드(22, 63)의 바깥쪽 부분을 절단하여 배선을 서로 분리한다.

게이트선(20)과 데이터선(60)의 교차에 의해 각각의 화소가 정의되고, 기판은 다수의 화소로 나누어지며 각 화소 영역에는 선형의 화소 전극과 공통 전극이 교대로 형성되어 있다.

이제 본 발명의 실시예에 따른 액정 표시 장치의 단위 화소의 구조에 대해 상세히 설명한다. 도 2는 도 1에 나타난 바와 같은 액정 표시 장치의 하나의 화소와 게이트 및 데이터 패드부를 나타낸 배치도이고, 도 3 내지 도 6은 각각 도 2의 I-I', II-II', III-III', IV-IV', V-V', VI-VI' 선을 따라 도시한 단면도이다. 도 7에는 게이트선 연결부의 단면도가 나타나 있다.

도 2 내지 도 6에 나타난 바와 같이, 투명한 절연 기판(100) 위에 가로 방향으로 게이트선(20)이 형성되어 있고, 게이트선(20)의 끝에는 게이트 패드(22)가 형성되어 있다. 게이트선(20)의 일부는 게이트 전극(21)이 된다. 게이트선(20)과 평행하게 공통 전극선(10)이 형성되어 있으며, 화소 영역 내에는 공통 전극선(10)과 연결되어 공통 전극선(10)으로부터 공통 신호를 전달받는 서로 평행한 다수의 공통 전극(11, 12)이 형성되어 있다. 한편, 도 1과 도 2에 나타난 바와 같이, 게이트 패드(22)를 서로 연결하는 게이트선 연결부(24)가 게이트 패드(22)에 연결되어 형성되어 있다.

게이트 배선(20, 21, 22, 24)과 공통 배선(10, 11, 12) 위를 절화 규소 등으로 이루어진 게이트 절연막(30)이 달고 있으며, 게이트 절연막(30)에는 게이트 패드(22) 및 게이트선 연결부(24)를 노출시키는 접촉 구멍(32, 34)이 형성되어 있다.

게이트 전극(21) 위의 게이트 절연막(30) 위에는 비정질 규소로 이루어진 박막 트랜지스터의 반도체층(40)이 형성되어 있고, 비정질 규소층(40) 위에는 인(P) 등으로 고농도 도핑된 비정질 규소로 이루어진 저항 접촉층(51, 52)이 게이트 전극(21)을 중심으로 양쪽으로 형성되어 있다. 또한, 단위 화소 영역 경계의 게이트 절연막(30) 위에는 두 개의 공통 전극(12) 사이에서 가장자리 부분이 공통 전극(12)과 중첩되어 있으며, 도핑도지 않은 비정질 규소층(411)과 도핑된 비정질 규소층(412)으로 이루어진 광차단막(41)이 형성되어 있다.

저항 접촉층(51, 52) 위에는 각각 금속으로 이루어진 소스 전극(61)과 드레인 전극(62)이 형성되어 있는데, 소스 전극(61)은 게이트 절연막(30) 위에 세로 방향으로 형성되어 있는 데미터선(60)과 연결되어 있으며, 드레인 전극(62)은 화소 영역 내에 공통 전극(11, 12)과 교대로 선형으로 형성되어 있는 화소 전극(65)과 연결되어 있다. 또한, 게이트 패드(22)의 게이트 절연막(30) 상부에는 접촉 구멍(32)을 통하여 게이트 패드(22)와 연결되어 있는 제1 용장 게이트 패드(66)가 형성되어 있다. 데미터선(60)의 끝에는 외부로부터 화살 신호를 전달받는 데미터 패드(63)가 형성되어 있으며, 도 1에 나타난 바와 같이, 데미터 패드(63)는 데미터선 연결부(64)에 의해 모두 연결되어 있다.

여기서 게이트 전극(21), 게이트 절연막(30), 비정질 규소층(40), 저항 접촉층(51, 52), 소스 및 드레인 전극(61, 62)은 박막 트랜지스터를 이루며, 도 7에서 보는 바와 같이 데미터선 연결부(64)는 게이트 절연막(30)의 접촉 구멍(34)을 통하여 게이트선 연결부(24)와 연결되어 있다.

데미터선(60) 및 데미터 패드(63) 상부에는 용장 데미터(80) 및 용장 데미터 패드(83)가 형성되어 있으며, 제1 용장 게이트 패드(66)의 상부에는 제2 용장 게이트 패드(66)가 형성되어 있고, 데미터선 연결부(64)의 상부에도 용장 데미터선 연결부(84)가 형성되어 있다. 여기서, 용장 데미터 배선(80, 83, 84) 및 제2 용장 게이트 패드(66)는 각각 투명 도전막인 ITO로 이루어진 하부막(801, 831, 841, 861)과 물리브덴, 물리브덴 합금, 알루미늄 합금 등으로 이루어진 상부막(802, 832, 842, 862)으로 이루어져 있다.

용장 데미터 배선(80, 83, 84) 및 제2 용장 게이트 패드(66) 및 미들에 의해 가려지지 않는 기판(100)의 상부에는 산화 규소 또는 절화 규소로 이루어진 보호막(70)이 형성되어 있다. 보호막(70)에는 제2 용장 게이트 패드(66)의 ITO 하부막(861) 및 용장 데미터 패드(83)의 ITO 하부막(831)을 노출시키는 접촉 구멍(72, 73)이 형성되어 있다. 여기서, 도 1 및 도 7에서 보는 바와 같이 게이트선 연결부(24)는 용장 데미터 배선의 일부인 데미터선 연결부(64) 및 용장 데미터선 연결부(84)와 전기적으로 연결되어 게이트선(20)과 데미터선(60) 및 용장 데미터선(80)은 서로 단락되어 있다.

이제, 본 발명의 실시예에 따른 액정 표시 장치 기판을 제조하는 방법에 대해 설명한다. 도 8a 내지 도 11e는 도 1 내지 도 7에 나타난 바와 같이 액정 표시 장치용 기판의 제조 과정을 나타내는 단면도이다. 본 발명의 실시예에 따른 제조 방법은 6개의 마스크를 이용한 제조 방법이며, 도면 번호에 표시된 a 내지 e의 영문 알파벳은 각각 그 도면이 화소 영역, 박막 트랜지스터 영역, 게이트 패드 영역, 게이트선 연결부를 도시하고 있음을 나타내는 것이다.

먼저, 도 8a 내지 도 8e에 나타난 바와 같이, 유리와 같은 투명한 절연 기판(100)에 3000Å 정도의 두께를 갖는 금속층을 증착하고 첫 번째 마스크를 이용하여 패터닝 하여 게이트선(20), 게이트 전극(21), 게이트 패드(22), 게이트선 연결부(24), 공통 전극(11, 12), 공통 전극선(10)을 형성한다. 이 때 게이트 배선용 금속으로는 여러 가지 도전 물질이 이용될 수 있으며 크롬, 알루미늄 합금, 물리브덴 등을 이용하거나, 이를 금속을 조합한 이중층으로 게이트 배선을 형성할 수도 있다.

다음, 도 9a 내지 도 9e에 나타난 바와 같이, 기판의 전면에 절화 규소 또는 유기 절연막 등 절연성 게이트 절연막(30)을 3,000~5,000Å의 두께로 형성하고, 약 500~2,000Å 두께의 비정질 규소층(40)과 약 500Å의 두께의 인 등의 불순물로 고농도 도핑된 비정질 규소층(50)을 차례로 증착한다. 두 번째 마스크를 이용하여 도핑된 비정질 규소층(50)과 비정질 규소층(40)을 함께 패터닝 하여 게이트 전극(21) 위에 형성 모양으로 형성하는 동시에, 도핑되지 않은 비정질 규소층(411)과 도핑된 비정질 규소층(412)으로 이루어진 광차단막(41)을 형성한다. 이어, 세 번째 마스크를 이용하여 게이트 패드(22) 및 게이트선 연결부(24)를 노출시키는 접촉 구멍(32, 34)을 게이트 절연막(30)을 패터닝 하여 형성한다.

도 10a 내지 도 10e에 나타난 바와 같이, 크롬 혹은 알루미늄 합금 혹은 물리브덴 등의 금속층을 약 1,000Å 또는 그 이하로 증착하고, 네 번째 마스크를 이용하여 패터닝 하여 게이트선(20)과 서로 교차되어 단위 화소 영역을 정의하는 데미터선(60)과 소스 및 드레인 전극(61, 62), 데미터 패드(63), 데미터선 연결부(64), 화소 전극(65) 및 제1 용장 게이트 패드(66)를 형성한다. 다음, 소스 전극(61)과 드레인 전극(62)을 마스크로 도핑된 비정질 규소층(50)을 식각하여 도핑된 비정질 규소층(50)을 게이트 전극(21) 양쪽으로 분리하여 저항 접촉층(51, 52)을 완성한다. 이때, 광차단막(41) 중 도핑된 비정질 규소층(411)은 데미터선(60)의 하부에만 남게 되며, 도핑도지 않은 비정질 규소층(412)은 식각되지 않고 공통 전극(12)과 중첩되어 남는다.

다음, 도 11a 내지 11e에 나타난 바와 같이, ITO와 저저항 금속의 물리브덴, 물리브덴 합금 또는 알루미늄, 알루미늄 합금의 단일막 또는 복수의 막을 증착하고, 다섯 번째 마스크를 이용하여 패터닝 하여, 데미터선(60), 데미터 패드(63), 데미터선 연결부(64)와 유사한 모양의 용장 데미터 배선(80, 83, 84) 및 제1 용장 게이트 패드(66)와 유사한 모양의 제2 용장 게이트 패드(66)를 형성한다. 여기서, 용장 데미터 배선(80, 83, 84) 및 제2 용장 게이트 패드(66)의 하부막(801, 831, 841, 861)과 상부막(802, 832, 842, 862)을 각각 ITO와 물리브덴 또는 물리브덴 합금으로 형성하는 경우 ITO를 식각액으로 상부막과 하부막을 한 번에 식각할 수 있다.

마지막으로, 도 2 내지 도 7에서 보는 바와 같이, 기판(100)의 전면에 절화 규소 또는 유기 절연막으로 1,500~2,500Å 두께의 보호막(70)을 형성하고, 여섯 번째 마스크를 이용하여 패터닝 하여 제2 용장 게이

트 패드(66) 및 데이터 패드(63)를 각각 드러내는 접촉 구멍(72, 73)을 형성한다. 이때, 연속으로 패터닝을 실시하여 제2 용장 게이트 패드(86) 및 용장 데이터 패드(83)의 하부막(861, 831)의 ITO를 노출시킨다.

이후, 기판의 표면에 배향막을 형성하고 액정 률질의 방향성을 주기 위한 러빙 등의 공정을 거치고 최종적으로 상기 게이트선 연결부와 데이터선 연결부 및 이들을 전기적으로 연결하기 위한 연결부는 분리하여 제거한다.

본 발명의 실시예에 따른 액정 표시 장치에서는, 화소 전극은 1,000A 미하로 가능한 한 두께를 낮추며, 품으로서, 층간의 단자를 줄이고 러빙 공정에서 발생하는 불균일 배향을 억제하여 빛샘 현상을 줄이고, 용장 데이터 배선부는 화소 영역 이외의 부분으로 화소 전극층에 비해 두께의 제한이 적으므로 2,000~2,500A 정도로 보다 두껍게 형성하여 배선의 저항을 낮춘다. 또한, ITO를 포함하는 용장 데이터 배선부는 패드부를 구성하게 되므로 드라이버 접적 회로 실장시 접촉 신뢰성이 높은 재료를 사용하는 것이 좋다.

상기의 실시예에서 데이터 공정 순서를 바꾸어서, 용장 데이터선을 먼저 형성한 후, 화소 전극, 데이터선, 소스/드레인 전극을 형성할 수도 있다. 이 경우 화소 전극의 두께는 약 1,000A 미하로 형성하는 것이 빛샘을 방지하기 위한 면에서 유리하다. 한편, 이렇게 하는 경우는 화소 전극을 형성하는 금속이 패드부를 형성하게 되므로 패드부로서 신뢰성을 가질 수 있는 크롬, 몰리브덴, 몰리브덴 합금 등으로 화소 전극을 형성하는 것이 좋다.

본 발명의 실시예에서와 같이, 용장 데이터 배선에 ITO(indium tin oxide)를 사용하고, 패드부에서 ITO로 이루어진 하부막(861, 831)을 노출시킴으로써 드라이버와의 접촉 신뢰성을 더욱 높일 수 있다.

또한, 데이터 배선(60, 63) 바로 위에 용장 데이터 배선(80, 83)을 형성함으로써 데이터 배선과 용장 데이터 배선간의 접촉 저항을 줄일 수 있으며, 배선을 이중으로 형성하여 배선의 단선을 방지할 수 있다.

또한, 데이터선(60) 및 용장 데이터선(80)과 공통 전극(12) 사이에 광차단막(41)을 중첩하도록 형성함으로써 크로스 토크를 방지할 수 있다.

### 발명의 효과

본 발명의 실시예에서와 같이, 6매의 마스크를 이용하여 용장 데이터 배선 및 광차단막을 가지는 수평 전계 구동 방식의 액정 표시 장치를 형성함으로써 액정 표시 장치의 빛샘 현상 및 크로스 토크를 제거하고, 풍정을 단순화할 수 있다. 또한 용장 데이터 배선에 의해 배선의 단선을 줄일 수 있고, 패드부에 구동 드라이버를 실장할 때의 접촉력을 강화하여 실장 신뢰성을 향상시킬 수 있으며, 게이트선 및 데이터선 연결부를 통하여 게이트선과 데이터선을 단락시켜 정전기로부터 박막 트랜지스터를 효과적으로 보호할 수 있다.

### (5) 청구의 범위

청구항 1. 투명 기판 위에 서로 평행하게 형성되어 있는 다수의 게이트선,

상기 게이트선과 절연되어 교차하는 다수의 데이터선,

상기 게이트선과 데이터선의 교차로 정의되는 영역에 공통 전극과 화소 전극이 일정 간격을 두고 마주보고 형성되어 있는 화소 영역,

상기 게이트선, 데이터선, 화소 전극에 게이트 전극, 소스 전극, 드레인 전극이 각각 연결되어 있는 박막 트랜지스터,

상기 데이터선과 중첩되어 형성되어 있는 용장 데이터선,

상기 데이터선 및 상기 용장 데이터선에 인접한 상기 광차단막과 상기 데이터선 또는 상기 용장 데이터선과 중첩되어 있으며, 상기 광차단막과 상기 데이터선 또는 상기 용장 데이터선 사이에 적어도 비정질 규소로 이루어진 층을 포함하는 액정 표시 장치.

청구항 2. 제1항에서,

상기 데이터선의 끝에 형성되어 있는 데이터 패드,

상기 용장 데이터선과 같은 도전 률질층으로 이루어져 있는 용장 데이터 패드를 더 포함하며,

상기 데이터 패드와 상기 용장 데이터 패드는 서로 접하는 액정 표시 장치.

청구항 3. 제2항에서,

상기 데이터 패드와 용장 데이터 패드 중 드라이버와 접하는 층은 ITO로 이루어진 액정 표시 장치.

청구항 4. 제1항에서,

상기 게이트선의 끝에 형성되어 있는 게이트 패드,

상기 데이터선 또는 상기 용장 데이터선과 같은 금속층으로 이루어져 있으며 상기 게이트 패드와 전기적으로 연결되어 있는 용장 게이트 패드를 더 포함하는 액정 표시 장치.

청구항 5. 제4항에서,

상기 게이트 패드와 용장 게이트 패드 중 드라이버와 연결되는 층은 ITO로 이루어진 액정 표시 장치.

청구항 6. 제1항에서,

상기 데미터선 또는 용장 데미터선 중 적어도 하나는 상기 화소 전극과 같은 층으로 형성되어 있는 액정 표시 장치.

**청구항 7. 제6항에서,**

상기 화소 전극의 두께는 1,000Å 이하인 액정 표시 장치.

**청구항 8. 기판,**

상기 기판 위에 가로 방향으로 형성되어 있는 게이트선 및 상기 게이트선과 연결되어 있는 게이트 전극, 상기 기판 위에 상기 게이트선과 분리되어 화소 영역에 형성되어 있는 다수의 선형 공통 전극,

상기 게이트선, 게이트 전극, 공통 전극을 덮고 있는 게이트 절연막,

상기 게이트 전극 위의 상기 게이트 절연막 위에 형성되어 있는 반도체층,

상기 반도체층 위에 상기 게이트 전극을 중심으로 양쪽으로 형성되어 있는 저항 접촉층,

상기 게이트 절연막 상부의 상기 화소 영역 경계에 형성되어 상기 공통 전극과 중첩되어 있으며, 비정질 규소로 이루어진 광차단막,

상기 저항 접촉층 위에 각각 형성되어 있는 소스 및 드레인 전극,

상기 게이트 절연막 위에 형성되어 상기 소스 전극과 연결되어 있으며, 상기 게이트선과 교차하여 상기 화소 영역을 정의하는 데미터선,

상기 게이트 절연막 위에 상기 공통 전극과 교대로 형성되어 있으며, 드레인 전극과 연결되어 있는 선형 화소 전극,

상기 데미터선을 따라 형성되어 상기 데미터선을 덮고 있는 용장 데미터선을 포함하는 액정 표시 장치.

**청구항 9. 제8항에서,**

상기 데미터선의 끝에 형성되어 있는 데미터 패드,

상기 용장 데미터선의 끝에 형성되어 있는 용장 데미터 패드를 더 포함하며,

상기 데미터 패드와 상기 용장 데미터 패드는 서로 연결되어 있는 액정 표시 장치.

**청구항 10. 제9항에서,**

상기 용장 데미터선 및 상기 용장 데미터 패드는 ITO로 이루어진 하부막과 폴리브텐, 폴리브텐 합금 혹은 알루미늄, 알루미늄 합금으로 이루어진 상부막의 미종막으로 이루어진 액정 표시 장치.

**청구항 11. 제8항에서,**

상기 게이트선의 끝에 형성되어 있는 게이트 패드,

상기 데미터선 또는 상기 용장 데미터선과 같은 금속층으로 이루어져 있는 용장 게이트 패드를 더 포함하며,

상기 게이트 절연막은 상기 게이트 패드를 노출시키는 제1 접촉 구멍을 가지고 있어 상기 제1 접촉 구멍을 통해 상기 게이트 패드와 상기 용장 게이트 패드가 전기적으로 연결되어 있는 액정 표시 장치.

**청구항 12. 제11항에서,**

상기 용장 게이트 패드는 ITO로 이루어진 하부막과 폴리브텐, 폴리브텐 합금 혹은 알루미늄, 알루미늄 합금으로 이루어진 상부막의 미종막으로 이루어진 액정 표시 장치.

**청구항 13. 제10항 또는 제12항에서,**

상기 용장 데미터선, 상기 용장 데미터 패드 및 상기 용장 게이트 패드를 덮는 보호막을 더 포함하며,

상기 보호막은 상기 용장 데미터 패드 및 상기 용장 게이트 패드를 드러내는 제2 및 제3 접촉 구멍을 가지는 액정 표시 장치.

**청구항 14. 제13항에서,**

상기 제2 및 제3 접촉 구멍으로는 상기 용장 게이트 및 데미터 패드의 상기 ITO 하부막이 각각 노출되는 액정 표시 장치.

**청구항 15. 제8항에서,**

상기 화소 전극의 두께는 1,000Å 이하인 액정 표시 장치.

**청구항 16. 기판 위에 게이트선, 게이트 전극, 게이트 패드, 게이트선 연결부를 포함하는 게이트 배선과 공통 전극선과 공통 전극을 포함하는 공통 배선을 형성하는 단계,**

상기 게이트 배선과 공통 배선을 덮는 게이트 절연막을 형성하는 단계,

상기 게이트 절연막 위에 비정질 규소층과 도핑된 비정질 규소층을 적층하는 단계,

상기 도핑된 비정질 규소층과 상기 비정질 규소층을 패터닝 하여 반도체층, 저항 접촉층 및 더미 비정질 규소층을 형성하는 단계,

상기 게이트 절연막을 패터닝 하여 상기 게이트 패드를 노출시키는 단계,

제1 도전층으로 소스 및 드레인 전극, 데이터선, 데이터 패드, 데이터선 연결부를 포함하는 데이터 배선과 화소 전극 및 제1 용장 게이트 패드를 형성하는 단계,

제2 도전층으로 상기 데이터선 상부에 용장 데이터선, 상기 데이터 패드 상부에 용장 데이터 패드, 용장 데이터선 연결부를 포함하는 용장 데이터 배선 및 상기 제1 용장 게이트 패드 상부에 제2 용장 게이트 패드를 형성하는 단계,

상기 제1 및 제2 도전층 위에 보호막을 증착하는 단계,

상기 보호막에 상기 용장 데이터 패드와 상기 제2 용장 게이트 패드를 각각 노출시키는 단계

를 포함하는 액정 표시 장치용 기판 제조 방법.

청구항 17. 제16항에서,

상기 게이트 패드를 노출시키는 단계에서 상기 게이트선 연결부를 노출시키는 액정 표시 장치용 기판 제조 방법.

청구항 18. 제17항에서,

상기 화소 전극은 1,000Å 이하로 형성하는 액정 표시 장치용 기판 제조 방법.

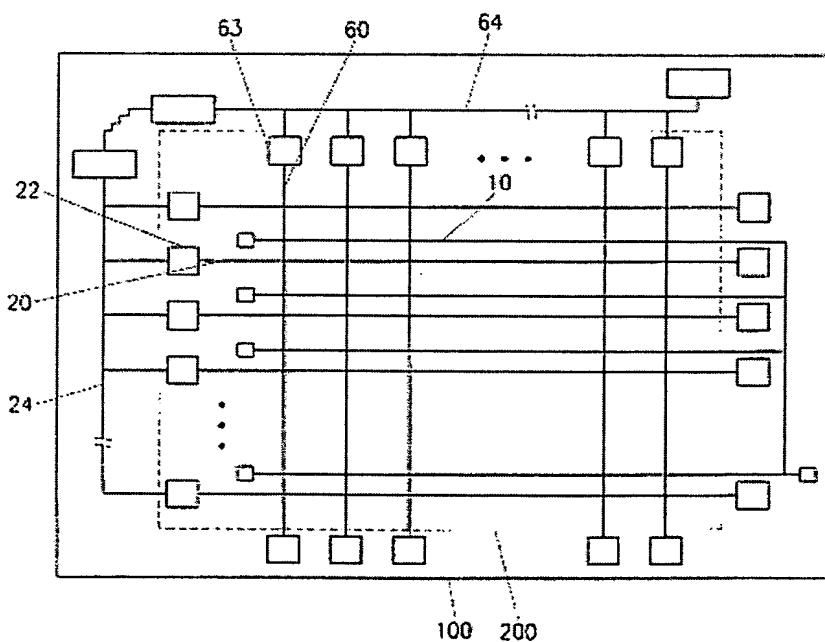
청구항 19. 제18항에서,

상기 제2 도전층은 ITO로 이루어진 하부막과 몰리브덴, 몰리브덴 합금 혹은 알루미늄, 알루미늄 합금으로 이루어진 상부막으로 형성하며,

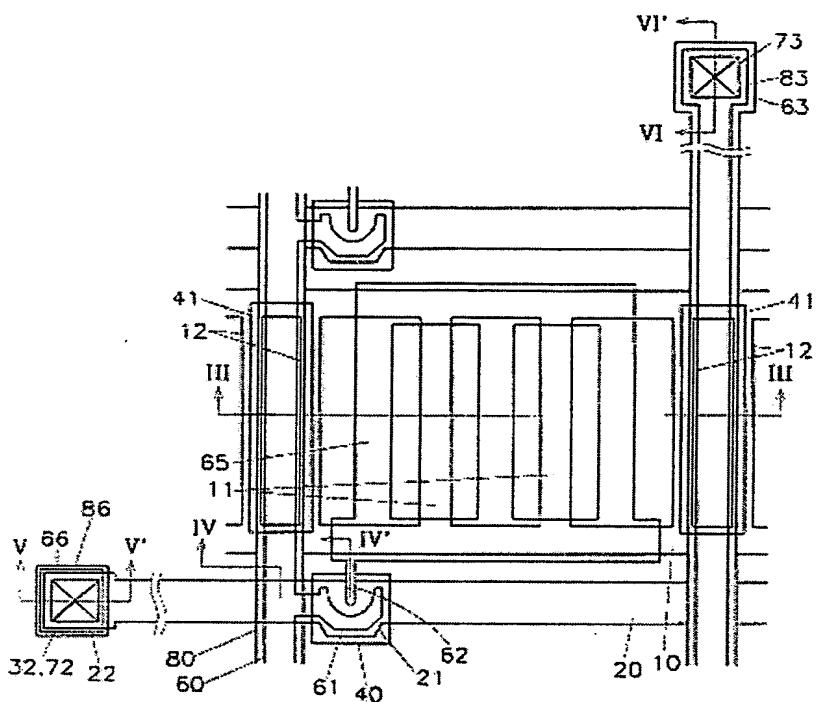
상기 용장 데이터 패드와 상기 제2 용장 게이트 패드를 각각 노출시키는 단계는 상기 ITO 하부막을 노출시키는 액정 표시 장치용 기판 제조 방법.

#### 도면

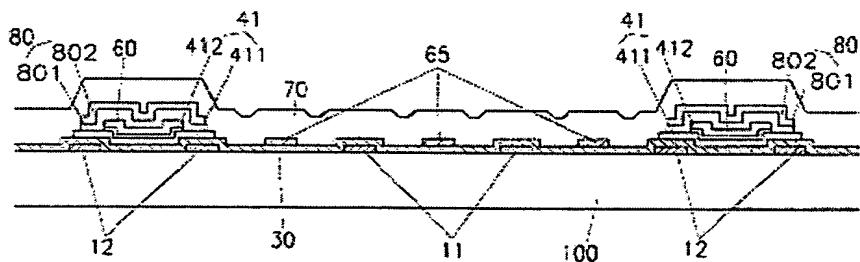
##### 도면1



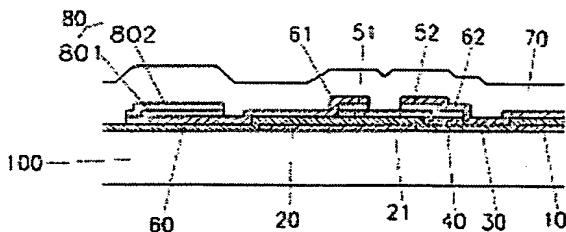
E82



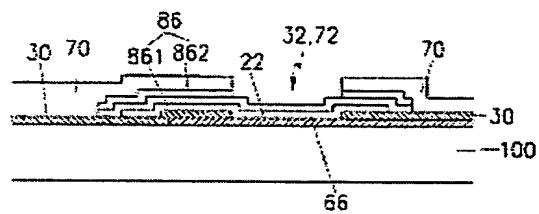
E83



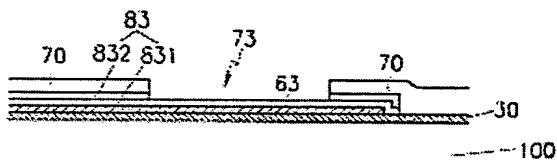
E84



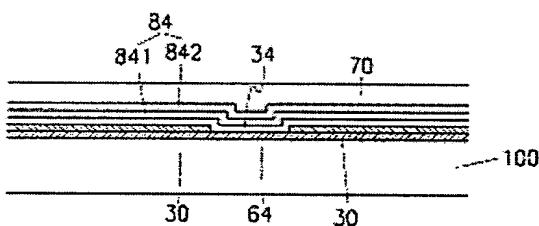
도면5



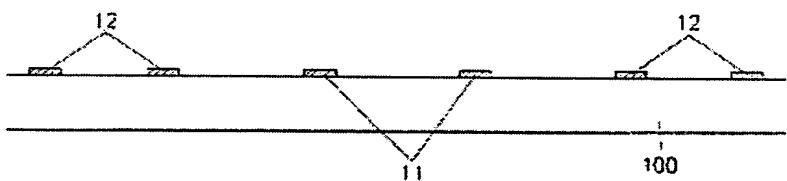
도면6



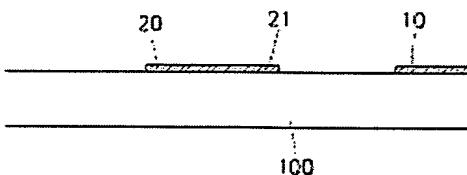
도면7



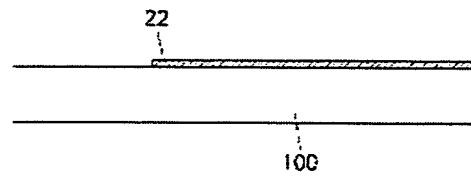
도면8



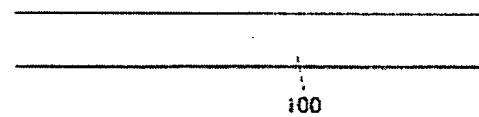
도면9



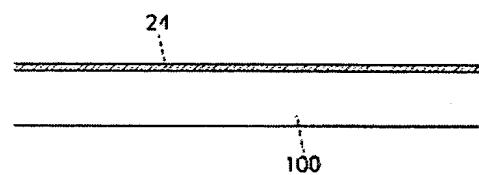
도면8



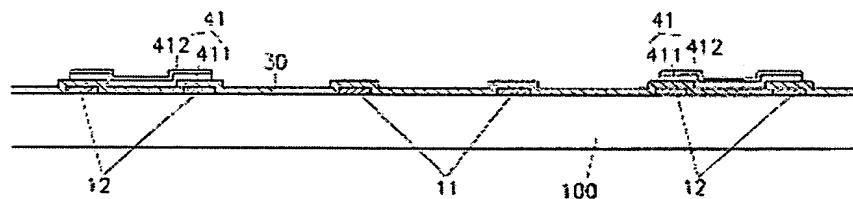
도면9



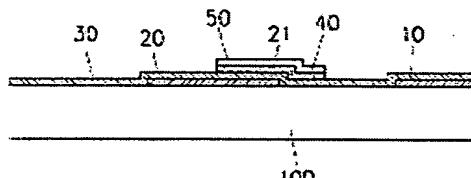
도면10



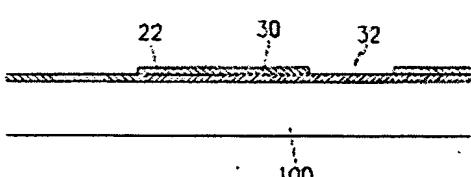
도면11



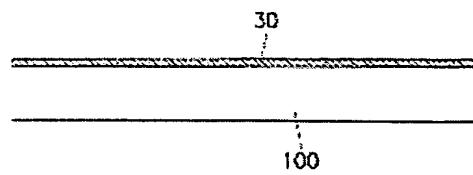
도면12



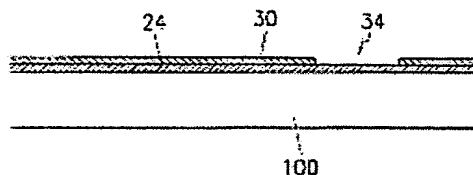
도면13



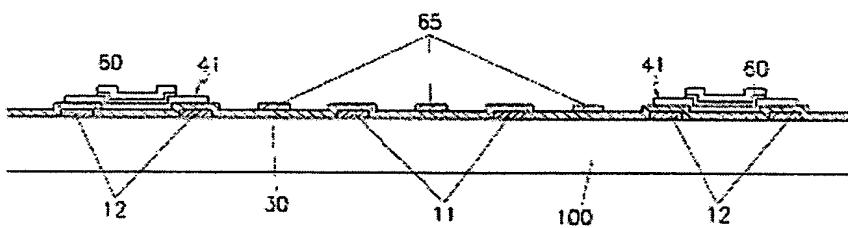
도면 9



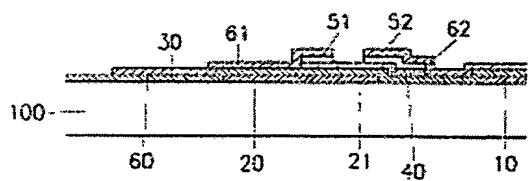
도면 9a



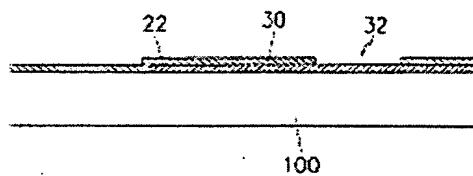
도면 9b



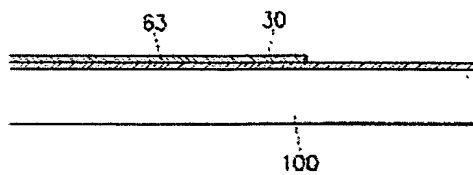
도면 9c



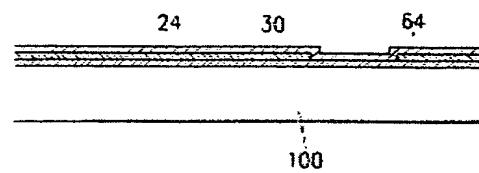
도면 9d



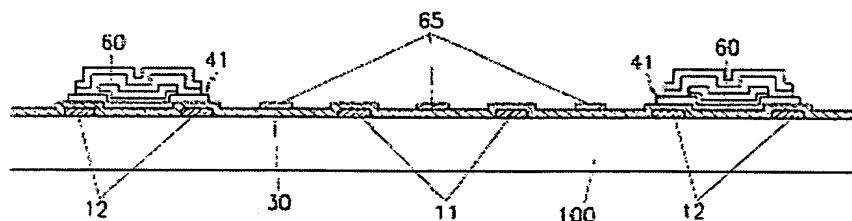
도면 9e



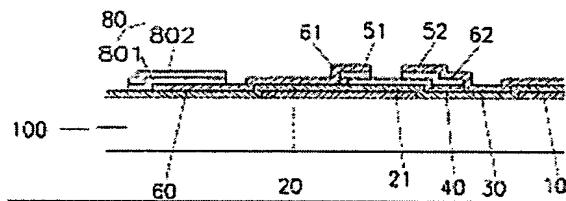
도면 11a



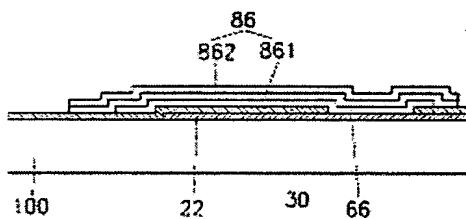
도면 11b



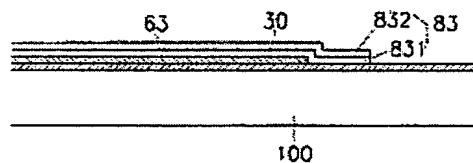
도면 11b



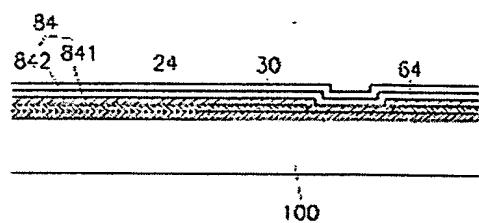
도면 11c



도면 11d



58110



Abstract in English of KR2000-20855

Korea Patent Application

Application No. 10-1998-0039645

Application date: September 24, 1998

Unexamined publication No. 2000-20855

Publication date: April 15, 2000

Applicant: Samsung Electronics Corp.

Title: Liquid crystal display device and manufacturing method of the same

Relationship to our invention

Fig. 3 is a sectional view of a line III-III of Fig. 2.

A redundancy data line 80 is provided on a data line 60. The redundancy data line 80 consists of a lower layer 801 made of ITO and an upper layer 802 made of Mo, Mo alloy, Al or Al alloy and so on.

\* \* \* \* \*